

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平5-127627

(43)公開日 平成5年(1993)5月25日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 G 3/36		7926-5G		
G 0 2 F 1/133	5 4 5	7820-2K		

審査請求 未請求 請求項の数1(全9頁)

(21)出願番号 特願平3-317471

(22)出願日 平成3年(1991)11月5日

(71)出願人 000000044

旭硝子株式会社

東京都千代田区丸の内2丁目1番2号

(72)発明者 浅川 辰司

神奈川県横浜市神奈川区羽沢町1150番地

旭硝子株式会社中央研究所内

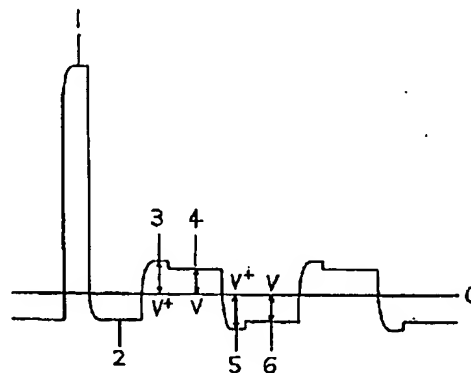
(74)代理人 弁理士 泉名 謙治

(54)【発明の名称】 画像表示装置

(57)【要約】

【目的】単純マトリクス型の液晶表示装置において生ずる「表示むら」を補正する。

【構成】液晶表示体の列電極に加える画像信号が、行電極の非選択電位を基準として反転する時は、一行の画像信号が列電極に加えられる期間に、その列電極の非選択電位を基準とした画像信号電圧を補正電圧 V^+ として、非反転の時の画像信号電圧 V より大きくし、反転時の駆動実効電圧の低下を補正し、「表示むら」を低減させている。



BEST AVAILABLE COPY

1

【特許請求の範囲】

【請求項1】複数の行電極が形成された基板と、複数の列電極が形成された対向基板間に液晶を挟持し、行電極には行毎に画素を選択、非選択とする電位信号、列電極には点灯、非点灯の画像信号を送り、液晶にかかる駆動信号の極性をフレーム周期で反転して交流駆動する画像表示装置において、列電極に加える画像信号が行電極の非選択電位を基準として反転する時は、一行の画素の選択期間に、該列電極の非選択電位を基準とした画像信号電圧を非反転の時より大きくして液晶を駆動することを特徴とする画像表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、コンピューター、ワードプロセッサ等に使用される単純マトリクス型の画像表示装置に関するものである。

【0002】

【従来の技術】図9は単純マトリクス型の画像表示装置の画素の構成図であり、 $(I, J) \sim (I+1, J+1)$ の4画素を示している。 (I, J) の画素の液晶153は、直交配置された行電極151と列電極152に挟まれている。行電極151に平行な透明な複数の行電極は一方の硝子基板上に形成され、列電極152に平行な透明な複数の列電極は対向する硝子基板上に形成されており、両基板間に封入した液晶を、交差する電極で画素毎に電圧制御して画像を表示する。 $R(I)$ 、 $R(I+1)$ はI行、 $(I+1)$ 行の行電極の信号、 $S(J)$ 、 $S(J+1)$ はJ列、 $(J+1)$ 列の列電極の信号である。

【0003】図10は「表示むら」を説明する液晶表示体の画面図である。161は液晶表示体の列電極に信号を供給する列側の駆動回路、162は行電極に信号を送る行側の駆動回路である。画面右半面は大部分黒べた163の表示で、下側に白部164がある。左半面は黒部165、白部166の横縞を繰返す表示の下側に白部167がある。この表示パターンでは右半面の黒163より左半面の黒165がより黒く、左半面の白166、167より右半面の白164がより白く、黒と白それぞれが様な濃さでない「表示むら」になっている。

【0004】図11は「表示むら」を説明する液晶の駆動信号図であり、(a)は行電極の信号と列電極の点灯、非点灯の電位図、(b)は図10の画面の左半面167部分の液晶に加わる駆動信号図、(c)は図10の画面の右半面164部分の液晶に加わる駆動信号図である。

【0005】(a)において行電極の信号は、171に示す非選択電位 V_5 の期間と、172に示す選択電位 V_1 の一行の画素の選択期間があり、液晶の交流駆動のために極性が反転する次フレームでは、非選択期間は173の非選択電位 V_2 、選択期間は174の選択電位 V_6

2

となっている。175、177はそれぞれ列電極の非点灯電位 V_4 、点灯電位 V_6 であり、極性が反転するフレームでは176、178が非点灯電位 V_3 、点灯電位 V_1 である。 $V_K - V_{K+1} = V$ ($K=1, 2, 4, 5$)で同電圧である。

【0006】(b)、(c)は行電極と列電極間の液晶にかかる電圧を示している。179、182は167、164部分の液晶が選択期間にあり、(選択電位(V_1)—画像信号電位(V_6))になっている。180、183は非選択期間にあり、(非選択電位(V_5 , V_2)—画像信号電位(V_4 又は V_6 , V_3 又は V_1))である。次の選択期間181、184では液晶にかかる電圧($V_6 - V_3$ 又は $V_6 - V_1$)の極性が反転している。179、182から181、184の直前までの一フレーム期間の信号を181、184以後の次フレームでは極性反転して交流駆動している。

【0007】(b)、(c)の斜線部を比較すると、図10左半面のように列方向に点灯(白)、非点灯(黒)の繰返し回数の多いパターンでは、画像信号の点灯電位と非点灯電位間で反転する時、信号の出力抵抗及び電極の抵抗と液晶の容量によって、液晶に加わる駆動信号電圧の応答波形に曲がりが生じ、右半面のように画像信号の変化の無いパターンより斜線部面積が小さくなっている。従って左半面の黒、白の画素は共に右半面より駆動実効電圧が低下して、「表示むら」になっている。

【0008】近年増々大面積、高精細になってきた画像表示装置は、透過率—電圧曲線が急峻なスーパーツイスト型の液晶表示方式を用いているが、行電極数が多くなって選択期間が短くなり、点灯、非点灯を識別する駆動実効電圧が近くなって、上記した「表示むら」は、細かい文字表示と大柄な模様に対比されるように、パターンによっては認識され易い欠点となり始めた。

【0009】

【発明が解決しようとする課題】本発明は、従来技術の有する前述の欠点を解消することを目的とするものであり、従来知られていなかった改良された駆動方法を用いて、「表示むら」を低減させた画像表示装置を新規に提供するものである。

【0010】

【課題を解決するための手段】本発明は前述の問題を解決すべくなされたものであり、複数の行電極が形成された基板と、複数の列電極が形成された対向基板間に液晶を挟持し、行電極には行毎に画素を選択、非選択とする電位信号、列電極には点灯、非点灯の画像信号を送り、液晶にかかる駆動信号の極性をフレーム周期で反転して交流駆動する画像表示装置において、列電極に加える画像信号が行電極の非選択電位を基準として反転する時は、一行の画素の選択期間に、該列電極の非選択電位を基準とした画像信号電圧を非反転の時より大きくして液晶を駆動することを特徴とする画像表示装置を提供する

ものである。

【0011】

【作用】本発明においては、列電極に加える画像信号が行電極の非選択電位を基準として反転する時は、非反転の時と比較して、一行の画像信号が列電極に加えられる期間に、その列電極の非選択電位を基準とした画像信号電圧を大きくしている。そうすることで図11(c)の斜線部と対比される(b)の斜線部に示されるような駆動応答波形の曲がりに起因する実効電圧低下を補償し、「表示むら」を低減させている。

【0012】

【実施例】図1は本発明の画像表示装置の液晶の駆動信号図であり、行電極と列電極間の液晶にかかる電圧を示している。1は選択期間であり、液晶には(選択電位—画像信号電位)の電圧がかかり、2~6は非選択期間であって液晶には(非選択電位—画像信号電位)の電圧がかかる。2に続く3、4に続く5では、非選択期間の電圧0に対応する非選択電位を基準として画像信号電位が反転し、3と5では一行の画素が選択される一水平走査期間、液晶に V^+ の電圧が加わる。3に続く4、5に続く6は、画像信号がそれぞれ点灯電位、非点灯電位の同状態で非選択電位を横切らず非反転であり、液晶には V の電圧が加わる。非選択電位を基準とした画像信号電圧で、 V^+ を V より大きく調整し、画像信号の反転にまつわる駆動実効電圧の低下を補正している。

【0013】図2は本発明の画像表示装置の液晶駆動電位を作る電源回路図である。電源 V_{CC} と V_{ZZ} 間に抵抗 R_5 、 R_5 とエミッターフォロワーのトランジスタ11を直列接続して分圧し、電源 V_{CC} とトランジスタ11のエミッター電位 V_{EE} 間を二分して、電圧フォロワー12より中間電位 V_{MM} を出力している。電源 V_{CC} と V_{ZZ} 間を抵抗 R_6 、可変抵抗 R_7 で分圧してトランジスタ11のベースに入力し、可変抵抗 R_7 を変化させて V_{EE} 及び V_{MM} の電位を V_{CC} に対して調整する。

【0014】14は基準COMを V_{CC} とし、入力INを電位 V_{LL} とするレギュレーターで V_{SS} の電位を作り、15は基準COMを V_{SS} とし入力INを V_{CC} とするレギュレーターで V_{DD} の電位を出力している。入力抵抗を R 、帰還抵抗を R とする反転増幅器16は、 V_{MM} を基準として V_{DD} の電位を反転し V_{BB} の電位を出力している。 $V_{DD}-V_{SS}$ は液晶駆動回路の論理回路部分の電源電圧、 $V_{DD}-V_{BB}$ は液晶駆動出力回路部分の電源電圧である。

【0015】電源 V_{CC} と V_{EE} 間を抵抗 R_8 、 R_9 で分圧してトランジスタ13のベースに入力し、コレクターが V_{ZZ} の電位のエミッターフォロワーで V_{LL} の電位を出力している。抵抗 R_{10} は負荷である。 V_{LL} はレギュレーター14の入力電位となる他、正極側の電源電位を V_{CC} とするオペアンプ17~21の負極側の電源電位に用いている。この回路で抵抗 R_9 は電位 V_{EE} でなく、 V_{ZZ} とすることもできる。容量 C_3 、 C_4 、 C_5 、 C_6 、 C

7、 C_8 は各電位の安定化用である。

【0016】同様に電位 V_{CC} と V_{EE} 間を抵抗 R_{11} 、 R_{12} で分圧してトランジスタ27のベースに入力し、負荷抵抗を R_{10} とするエミッターフォロワーで V_{PP} の電位を出力している。 V_{PP} は V_{MM} より高電位となるように抵抗 R_{11} 、 R_{12} の分圧比が定められており、負極側の電源電位を V_{EE} とするオペアンプ12、16、22~26の正極側の電源電位に使用している。

【0017】 V_{CC} 、 V_{DD} 、 V_{SS} 、 V_{ZZ} の電源電位は、 V_{CC} を基準0vとして例えば $V_{DD}=-5$ v、 $V_{SS}=-10$ v、 $V_{ZZ}=-40$ vである。 V_{LL} 、 V_{PP} は(V_{EE} (又は V_{ZZ}) + 定電圧)、(V_{CC} - 定電圧)の電位で良いから、抵抗 R_9 、 R_{11} はツェナーダイオードと必要に応じて R_8 、 R_{12} より低抵抗を直列接続してトランジスタ13、27のベースに入力する形にしても良い。 V_{LL} 、 V_{PP} は又、(V_{CC} - 定電圧)、(V_{EE} + 定電圧(> V_{MM}))でも良く、抵抗 R_8 、 R_{12} に代えて、それぞれ電位 V_{CC} 、 V_{EE} とトランジスタのベース間にツェナーダイオードをつなぎ、抵抗 R_9 、 R_{11} と直列接続する構成にしても良い。レギュレーター、オペアンプの定格範囲に電源電位を選べば、 V_{LL} 、 V_{PP} の電位に代えて、レギュレーター14は V_{ZZ} 、オペアンプ12、16、17~26の電源電位は V_{CC} と V_{EE} にすることができる。

【0018】電位 V_{DD} 、 V_{MM} 間に、抵抗 R_4 とダイオード D_1 、可変抵抗 R_3 、抵抗 R_1 、 R_1 、 R_2 を直列接続して分圧し、各点の電位を電圧フォロワー17~20を通して、それぞれ V_1^+ 、 V_1 、 V_2 、 V_3 の電位を作っている。点灯電位 V_1 、行の非選択電位 V_2 、非点灯電位 V_3 は、 $V_1 - V_2 = V_2 - V_3 = V$ である。図1に示した画像信号変化時の V^+ の補正電圧は、可変抵抗 R_3 を変化させて、補正点灯電位 $V_1^+ - V_2 = V^+$ とする。補正非点灯電位 V_3^+ は容量 C_3 で安定化させている非選択電位 V_2 に相当する電位を基準にして、補正点灯電位 V_1^+ を反転増幅器21で反転させて作っている。通常反転増幅器の帰還抵抗は入力抵抗 R に等しく設定され、 $V_1^+ - V_2 = V_2 - V_3^+$ である。行の選択電位は後述する極性反転時の点灯電位 V_6 に等しい。

【0019】行電極、列電極の信号の極性を反転させるための各電位 V_4^+ 、 V_4 、 V_5 、 V_6 、 V_6^+ は、上記 V_3^+ 、 V_3 、 V_2 、 V_1 、 V_1^+ の電位を、入力抵抗、帰還抵抗を共に R とする反転増幅器22~26で、 V_{MM} を基準にして反転させて作っている。 V_4^+ は補正非点灯電位、 V_4 は非点灯電位、 V_5 は行の非選択電位、 V_6 は点灯電位、 V_6^+ は補正点灯電位である。従って $V_4^+ - V_5 = V_5 - V_6^+ = V^+$ であって、補正電位は可変抵抗 R_3 一個に連動して調整される。この極性反転時の行の選択電位は、前記した点灯電位 V_1 に等しくしている。容量 C_1 と C_2 は液晶駆動電位の安定化用である。

【0020】行の非選択電位を基準にして、非点灯電位と点灯電位間を画像信号が変化する方向によって応答波

形が異なり細かい調整が必要な場合は、補正非点灯電位 V_3^+ を出力している反転増幅器 21 の入力又は帰還抵抗を微調して行なう。図では帰還抵抗として R に直列に可変微調抵抗 R_V を付けている。

【0021】オペアンプ 17～20 の入力となっている分圧電位又は、オペアンプ 21～26 の入力抵抗につながる電位と、液晶を駆動する電位を分離する必要がある。17～26 のオペアンプの出力の容量 C_1 、 C_2 を除去し、更に電圧フォロワーで出力する構成とし、出力端子に容量 C_1 、 C_2 を付ける。

【0022】補正点灯電位 V_1^+ は、非選択電位 V_2 に相当する電位を基準にして、帰還抵抗/入力抵抗比を 1 より大きめに調整可能な反転増幅器をオペアンプ 17 に代えて用い、 V_3 を反転増幅して作ることができる。その時 R_3 は短絡とする。

【0023】分圧回路は、 V_{CC} と V_{MM} の電位間に構成し、 V_1^+ 、 V_1 の電位が V_{DD} より低くなる様に R_4 と R_1 、 R_1 、 R_2 の抵抗比を選んでも良い。 R_4 に代えてツェナー電圧が $(V_{CC}-V_{DD})$ より大きいツェナーダイオードを用いることができ、ダイオード D_1 の部分は短絡としても良い。この V_{CC} と V_{MM} 間の分圧機構を V_{EE} 方向に反転対称に構成し、 V_{CC} と V_{EE} 間をそれぞれ V_1 、 V_2 、 V_3 、 V_4 、 V_5 、 V_6 の電位出力用に分圧し、補正電位以外は電圧フォロワーで出力しても良い。

【0024】液晶駆動電位出力用のオペアンプは 2 個以上の複数のオペアンプの並列接続とすることができる。特に行電極の非選択電位 V_2 、 V_5 及び液晶駆動出力回路の電源電位 V_{BB} 出力用のオペアンプは、複数並列接続して低出力抵抗とすることが好ましい。

【0025】液晶駆動電位は、 $V_{DD} \geq V_1^+ \geq V_1 > V_2 > V_3 \geq V_3^+ > V_{MM} > V_4^+ \geq V_4 > V_5 > V_6 \geq V_6^+ \geq V_{BB}$ に選んであり、 $V_1 \sim V_3$ を出力するオペアンプの正極側の電源電位は V_{CC} で、 $V_4 \sim V_6$ を出力するオペアンプの負極側の電源電位は V_{EE} で、出力電位に対して $(V_{CC}-V_{DD})$ の電圧以上にオペアンプの両極側の電源電位が広く、 $(V_{CC}-V_{LL})$ と $(V_{PP}-V_{EE})$ がほぼ同等な電圧となるように、 V_{LL} と V_{PP} を設定している。

【0026】図 3 は本発明の画像表示装置の列側の駆動回路図である。31 は水平スタート信号 H_{ST} をクロック CP で転送し、サンプリング信号 C (1)、C (2)、…を出力するシフトレジスタであり、シフトレジスタの出力は a 本の画像信号バス DD の 1 本ずつの画像信号をサンプリングしている a 列の回路に共通である。a の数は 4 又は 8 に選ばれる。

【0027】32 はラッチであり、シフトレジスタの出力 C (1) をイネーブル入力 G_1 とし、画像信号 DD の一本を I_1 に入力し、C (1) の信号でラッチする。33 は列電極の信号更新用のイネーブル信号 LP をクロック CL_2 とし、ラッチ 32 の出力 Q_1 を入力 I_2 とするフリップフロップで、LP が '1' ($=V_{DD}$) より

'0' ($=V_{SS}$) になると信号が更新される。34 は同様にイネーブル信号 LP をクロック CL_3 とするフリップフロップで、フリップフロップ 33 の出力 Q_2 を I_3 に入力し、フリップフロップ 33 の信号が更新される直前—水平走査期間の信号を Q_3 として、イネーブル信号 LP の '0' に同期して出力する。

【0028】行電極、列電極の信号が極性反転する時点の一行の画素の選択期間を '0' で識別する信号 M は、'1' でスイッチ 35 によりフリップフロップ 34 の出力 Q_3 の反転信号 Q_3^* を選び、'0' ではインバーター 57 の '1' 出力でスイッチ 36 により Q_3 を選んで、フリップフロップ 33 の出力 Q_2 とのイクスクルーシブオア 37 をとる。37 は信号 Q_2 が一行前と同状態ならば '1'、異なれば '0' であって、 $M = '0'$ の極性反転時は同状態ならば '0'、異なれば '1' となる。行電極の非選択電位を基準にして列電極の画像信号が反転する時が '0'、非反転が '1' に対応している。

【0029】F は画像信号が変化する時の補正機能の選択を指定する信号、T は補正時の一水平走査期間、つまり一行の画素の選択期間に実際点灯、非点灯の電位を補正電位とする期間を定める信号である。信号 F は '1' で補正を指定し、T は補正時 '0' で補正電位、'1' で非補正電位を選ばせる。信号 T をインバーター 58 で反転し、F とともにナンド 59 をとり、その出力をイクスクルーシブオア 37 の出力とともにオア 38 をとり、オア 38 の出力と信号 F とのナンド 39 をとっている。

【0030】フリップフロップ 33 の出力 Q_2 を I_Q 、オア 38 の出力を I_X 、ナンド 39 の出力を I_Y として、レベル変換回路 40 で $V_{DD}-V_{SS}$ から $V_{DD}-V_{BB}$ の電位レベルの信号に変換し、Q、X、Y として出力している。Q* は Q の反転信号である。

【0031】極性反転信号 PO は、60～62 の回路で $V_{DD}-V_{SS}$ から $V_{DD}-V_{BB}$ の電位レベルの信号に変換し、63、64 でバッファして P、P の反転信号 P* としている。点灯、非点灯の画像信号 Q、Q*、非補正、補正の選択信号 X、Y、極性信号 P、P* の 3 入力でアンド 41～44、ナンド 45～48 をとり、N チャンネルトランジスター 49～52、P チャンネルトランジスター 53～56 を制御して、液晶を駆動する電位バス V より電位を選択し、第 1 列の画像信号 S (1) を出力している。

【0032】信号 F が '1' の補正機能指定時、Y は X の反転信号である。信号 T が '0' では非補正時 X が「1」、Y が「0」であり、補正時は X が「0」、Y が「1」である。(Q、X、P) について、(1、1、1) ではナンド 47 でトランジスター 55 がオンし、S (1) を点灯電位 V_1 とし、(0、1、1) ではナンド 46 でトランジスター 54 がオンして非点灯電位 V_3 、(1、0、1) ではナンド 48 でトランジスター 56 がオンして補正点灯電位 V_1^+ 、(0、0、1) ではナンド

45でトランジスタ53がオンして補正非点灯電位 V_3^+ とする。極性が反転すると、(1, 1, 0)ではアンド42でトランジスタ50がオンしS(1)を点灯電位 V_6 、(0, 1, 0)ではアンド43でトランジスタ51がオンし非点灯電位 V_4 、(1, 0, 0)ではアンド41でトランジスタ49がオンし補正点灯電位 V_6^+ 、(0, 0, 0)ではアンド44でトランジスタ52がオンし補正非点灯電位 V_4^+ とする。

【0033】信号Fが'1'でTを'1'とすると、 $X = \text{'1'}$ 、 $Y = \text{'0'}$ となり、非補正時の電位となる。この時、補正電位 V_K^+ ($K=1, 3, 4, 6$)であった列電極信号は、非補正電位 V_K となる。予め液晶駆動電位 V_K^+ と V_K を等電位にしておいて、信号Fを'0'として補正しない機能とすれば、XとYは共に'1'で、トランジスタ49と50、51と52、53と54、55と56は並列接続されて、(Q, P)の状態では V_1, V_3, V_4, V_6 の内一つの電位が選ばれる。

【0034】32~56から成る第1列の回路65と同様な回路66は第a列の回路であって、67はシフトレジスタの出力C(2)でサンプリングされる画像信号より第(a+1)列にS(a+1)の信号を出力している。31~39、40の一部と57~60は $V_{DD}-V_{SS}$ の電源系で動作をし、40の大部分と41~56、61~64は $V_{DD}-V_{BB}$ の電源系で動作している。

【0035】図4は、図3に示す駆動回路に用いた、画像信号記憶用のフリップフロップ33、34の回路図である。クロックCLが'1'でクロック制御型インバーター71をオンさせて入力Iを書き込み、同時にオンするクロック制御型インバーター76とインバーター75で書き込み前と同じ画像信号を保持出力する。この時クロック制御型インバーター73、74はオフしている。クロックCLが'0'になると、CLの反転信号 CL^* が'1'となって、クロック制御型インバーター71、76をオフ、73、74をオンとして、73とインバーター72で書き込んだ画像信号を保持すると共に、74、75を通して出力する画像信号Qを更新する。

【0036】図5は本発明の画像表示装置の行側の駆動回路図である。81は垂直スタート信号 V_{ST} をインネープル信号LPをクロックとして転送し、一行毎に選択状態となる信号D(1), D(2), ..., D(b), ...を出力するシフトレジスタである。82はレベル変換回路で、シフトレジスタ出力D(1)を入力Iとし、 $V_{DD}-V_{SS}$ から $V_{DD}-V_{BB}$ の電位レベルの信号Qに変換している。 Q^* はQの反転信号である。

【0037】極性反転信号POは、91~93の回路で $V_{DD}-V_{SS}$ から $V_{DD}-V_{BB}$ の電位レベルの信号に変換し、94、95でバッファしてP、Pの反転信号 P^* としている。選択、非選択の信号Q、 Q^* と極性信号P、 P^* の2入力でアンド83、84とナンド85、86をとり、Nチャンネルトランジスタ87、88とPチャ

ネルトランジスタ89、90を制御して、液晶を駆動する電位バスVより電位を選択し、第1行の行電極信号R(1)を出力している。

【0038】(Q, P)について、(1, 1)ではアンド83でトランジスタ87がオンしR(1)を選択電位 V_6 とし、(0, 1)ではナンド85でトランジスタ89がオンし非選択電位 V_2 とする。極性が反転すると、(1, 0)ではナンド86でトランジスタ90がオンしR(1)を選択電位 V_1 とし、(0, 0)ではアンド84でトランジスタ88がオンし非選択電位 V_5 とする。82~90から成る第1行の回路96と同様な回路97、98は、それぞれ第2行、第b行のシフトレジスタの出力から、R(2), R(b)の行電極信号を作っている。81、82の一部と91は $V_{DD}-V_{SS}$ の電源系、82の一部と83~90、92~95は $V_{DD}-V_{BB}$ の電源系で動作している。

【0039】図6は、図2、3、5に示した本発明の画像表示装置の動作を説明する信号波形図である。信号Fは'1'で補正機能を選び、補正期間を指定する信号Tが常に'0'の場合である。インネープル信号LPが'0'($=V_{SS}$)になるタイミングに同期して、極性反転信号PO、極性反転時の一行の選択期間を指定する信号M、J列の列電極信号S(J)、I行、(I+1)行、(I+2)行の行電極信号R(1)、R(I+1)、R(I+2)が変化している。信号R(1)はS(J)が104の時に選択電位 V_1 をとり、続く極性が反転する105の時は非選択電位 V_2 で、次行の信号R(I+1)が選択電位 V_6 となる。その時非選択電位 V_2 であった信号R(I+2)は、R(I+1)が非選択電位 V_2 となるタイミングに同期して選択電位 V_6 となり、行電極の信号は行毎に画素を選択、非選択とする電位信号になっている。

【0040】列電極の画像信号S(J)に101で示したものは、行電極の非選択電位であって、極性反転信号POに同期して V_5, V_2 の電位になっている。Mが'1'でこの非選択電位101を基準にして画像信号が反転する、102から103、106から107の時、画像信号はそれぞれ V_6 から V_4^+, V_3^+ から V_1^+ に変化して補正がかかっている。103から104は非反転で、 V_4^+ から V_4 の非補正電位に移っている。Mが'1'から'0'になる107から108、109から110の時、画像信号は点灯電位間又は非点灯電位間の变化であるが、非選択電位101を基準にして画像信号が反転しており、それぞれ V_1^+ から V_6^+, V_4 から V_3^+ に変化して補正がかかっている。104から105、111から112の時は、画像信号の点灯-非点灯電位間の变化であるが、非選択電位101を基準として非反転であって、それぞれ V_4 から V_1, V_3^+ から V_6 の非補正電位に変わっている。

【0041】図1に示した様に、非補正の画像信号電位

と非選択電位間の電圧を V 、補正の画像信号電位と非選択電位間の電圧を V^+ とすると、画像信号が非選択電位を基準として反転する一水平走査期間、画像信号電圧は V^+ であり、非反転では V である。信号 T が常に‘0’では、画像信号の反転の前後で、画像信号電圧は V 又は V^+ から V^+ に移り、非反転の推移では V 又は V^+ から V に変わっている。 $(V^+ - V)$ は V より相当に小さく、行電極数400の画像表示装置を $1/400$ デュティ、60Hzのフレーム周波数で駆動する場合200mV以内程度の電圧で調整される。

【0042】図7は本発明の画像表示装置で、画像信号の変化時点から補正電位とし、一行の画素の選択期間の後半で非補正電位とする駆動方法の信号波形図である。信号 F は‘1’で補正機能を選び、補正期間を指定する信号 T は、イネーブル信号 LP の‘0’に同期して‘0’をとり、一水平走査期間後半で‘1’になっている。極性反転信号 PO 、 J 列の列電極の画像信号 $S(J)$ は図6と同様な状態変化を示している。121は行電極の非選択電位の変化である。

【0043】図6の106-107に対応する122・123-124・125では $V_3^+ \cdot V_3 - V_1^+ \cdot V_1$ と変化して、一水平走査期間の前半122, 124で補正電位、後半の短期間123, 125で非補正電位としており、107-108に対応する124・125-126・127を見ると $V_1^+ \cdot V_1 - V_6^+ \cdot V_6$ で、画像信号が非選択電位を基準として反転する時点で、画像信号電圧は V から V^+ の変化になっている。補正電圧 V^+ は必ず一水平走査期間の後半で非補正電圧 V になることから、非反転の推移では V のままであり、111-112に対応する128・129-130は $V_3^+ \cdot V_3 - V_6$ と変化している。

【0044】図8は本発明の画像表示装置で、画像信号の変化時点に非補正電位で変化後、補正電位とし、次行の選択期間になる前に非補正電位とする駆動方法の信号波形図である。信号 F は‘1’、 T は一水平走査期間の途中で‘0’、前部、後部で‘1’である。極性反転信号 PO 、 J 列の列電極の画像信号 $S(J)$ は、図6、図7と同様な状態変化を示している。131は行電極の非選択電位の変化である。107に対応する137・138・139は信号 T の‘1’・‘0’・‘1’に対応して $V_1 \cdot V_1^+ \cdot V_1$ と変化している。

【0045】102-103に対応して132-133・134では $V_6 - V_4 \cdot V_4^+$ と変化し、106-107に対応する135・136-137・138では、 $V_3^+ \cdot V_3 - V_1 \cdot V_1^+$ 、107-108に対応する138・139-140・141では $V_1^+ \cdot V_1 - V_6 \cdot V_6^+$ 、109-110に対応する142-143・144では $V_4 - V_3 \cdot V_3^+$ と変化している。画像信号が非選択電位を基準として反転する時点で、画像信号電圧は非補正電圧 V で変化し、その後一行の画素の選択期間内に

補正電圧 V^+ になっている。非反転の画像信号電圧の推移は、図7と同じく非補正電圧 V のままであり、111-112に対応する145・146-147は $V_3^+ \cdot V_3 - V_6$ の変化である。

【0046】

【発明の効果】本発明は、直交する行電極と列電極間に液晶を挟持した単純マトリクス型の画像表示装置において、列電極に加える画像信号が行電極の非選択電位を基準として反転する時は、非反転の時と比較して、一行の画像信号が列電極に加えられる期間に、その列電極の非選択電位を基準とした画像信号電圧を大きくし、液晶にかかる駆動信号の極性をフレーム周期で反転して交流駆動するようにしたものである。

【0047】画像信号が非選択電位を基準として見て反転する時、信号の出力抵抗及び電極の抵抗と液晶の容量によって、液晶に加わる駆動信号電圧の対応波形に曲がりが生ずる。反転周波数の高い画素が、反転頻度の低い画素より駆動実効電圧が低下して生ずる「表示むら」を、本発明では画像信号の反転時、補正された大きい画像信号電圧を液晶に加えることで低減する。点灯画素、非点灯画素それぞれの駆動実効電圧が均一になり、高品質な画像が表示される。

【図面の簡単な説明】

【図1】本発明の画像表示装置の液晶の駆動信号図。

【図2】本発明の画像表示装置の液晶駆動電位を作る電源回路図。

【図3】本発明の画像表示装置の列側の駆動回路図。

【図4】図3に示す駆動回路に用いた画像信号記憶用のフリップフロップの回路図。

【図5】本発明の画像表示装置の行側の駆動回路図。

【図6】本発明の画像表示装置の動作を説明する信号波形図。

【図7】本発明の画像表示装置で、画像信号の変化時点から補正電位とし、一行の画素の選択期間の後半で非補正電位とする駆動方法の信号波形図。

【図8】本発明の画像表示装置で、画像信号の変化時点に非補正電位で変化後、補正電位とし、次行の選択期間になる前に非補正電位とする駆動方法の信号波形図。

【図9】単純マトリクス型の画像表示装置の画素の構成図。

【図10】「表示むら」を説明する液晶表示体の画面図。

【図11】(a)は行電極の信号と列電極の点灯、非点灯の電位図、(b)は図10の画面の左半面167部分の液晶に加わる駆動信号図、(c)は図10の画面の右半面164部分の液晶に加わる駆動信号図。

【符号の説明】

V 非選択電位を基準とした非補正の画像信号電圧

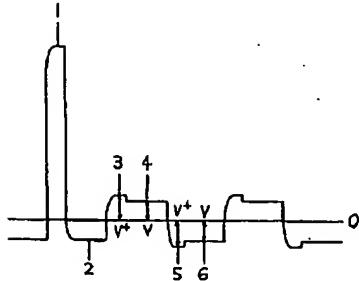
V^+ 非選択電位を基準とした補正画像信号電圧

V_1^+ 補正点灯電位

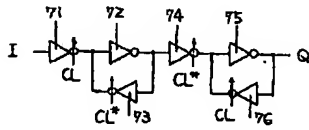
11

- V_1 点灯電位かつ V_5 に対する選択電位
 V_2 非選択電位
 V_3 非点灯電位
 V_3^+ 補正非点灯電位
 V_4^+ V_3^+ と極性反転した補正非点灯電位

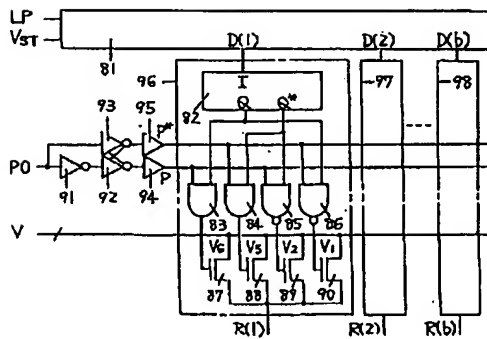
【図1】



【図4】



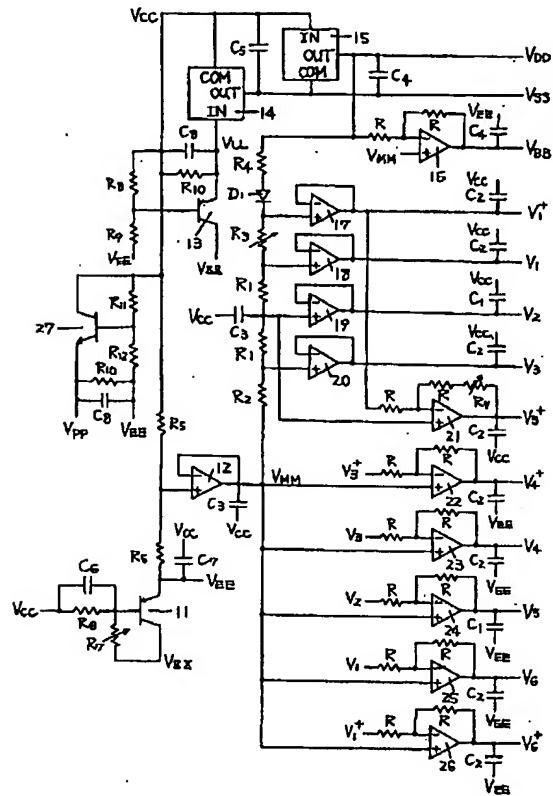
【図5】



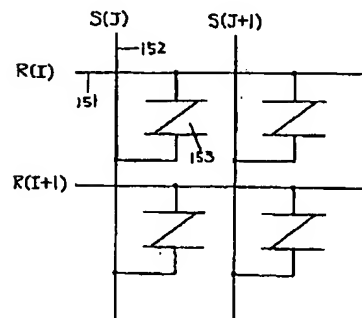
12

- V_4 V_3 と極性反転した非点灯電位
 V_5 V_2 と極性反転した非選択電位
 V_6 V_1 と極性反転した点灯電位かつ V_2 に対する選択電位
 V_6^+ V_1^+ と極性反転した補正点灯電位

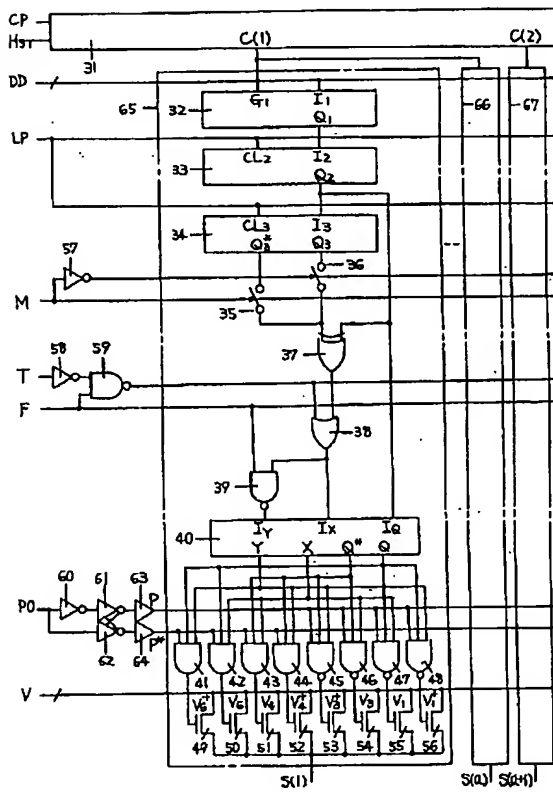
【図2】



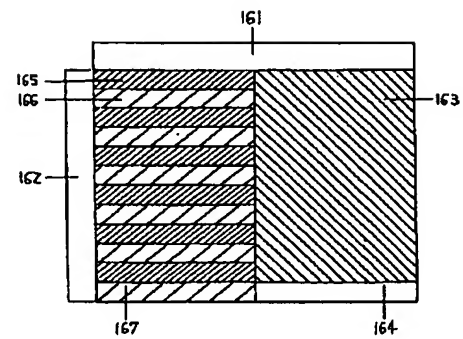
【図9】



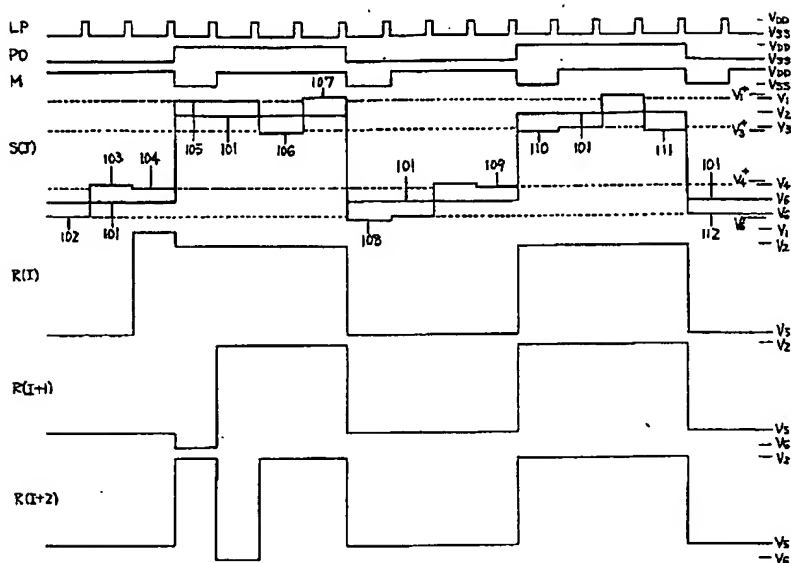
【図3】



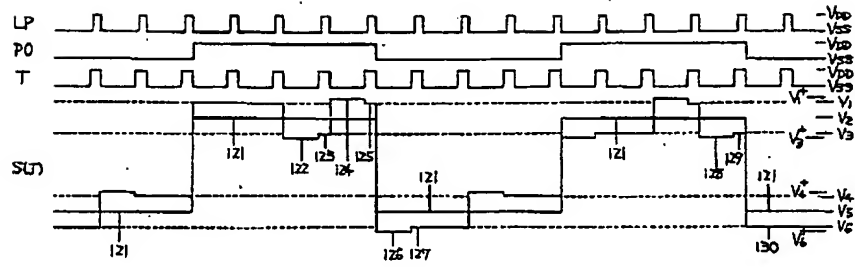
【図10】



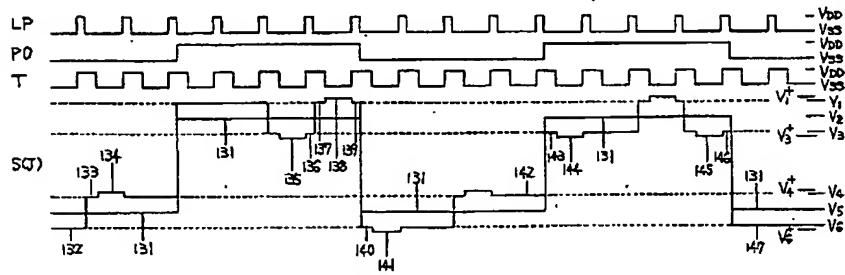
【図6】



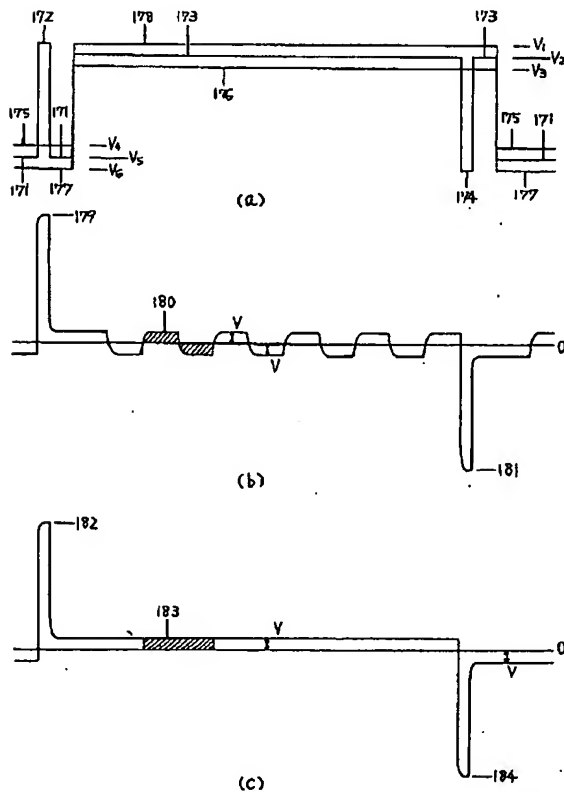
【図 7】



【図 8】



【図 11】



JP-A-5-127627

(54) [Title of the Invention] IMAGE DISPLAY DEVICE

(57) [Abstract]

[Purpose] To correct "display unevenness" caused in a passive matrix type liquid crystal display device.

[Constitution] When an image signal applied to a column electrode of a liquid crystal display body is inverted on the basis of the non-selection potential of a row electrode, during the period of time the image signals of one row are applied to the column electrode, the image signal voltage based upon the non-selection potential of the column electrode is taken as the correction voltage V_+ and made larger than the image signal voltage V in non-inversion, and the drop of the driving effective voltage in inversion is corrected to reduce "display unevenness".

[Claim]

[Claim 1] An image display device, in which liquid crystal is held between a substrate where a plurality of row electrodes are formed and an opposite substrate where a plurality of column electrodes are formed, a potential signal for making a pixel selected or non-selected is sent to the row electrodes row by row, an image signal for lighting or non-lighting is sent to the column

electrodes, and the polarity of a driving signal applied to the liquid crystal is inverted by a frame cycle to achieve alternating current drive, characterized in that when an image signal applied to the column electrodes is inverted on the basis of the non-selection potential of the row electrode, during the selection period of pixels of one row, the image signal voltage based upon the non-selection potential of the column electrode is made larger than that in the non-inversion to drive the liquid crystal.

[Detailed Description of the Invention]

[0001]

[Industrial Field of Application]

This invention relates to a passive matrix type image display device for use in a computer, a word processor and so on.

[0002]

[Prior Art]

Fig. 9 is a block diagram of a pixel of a passive matrix type image display device, which shows four pixels (I, J) to (I+1, J+1). Liquid crystal 153 of the pixel of (I, J) is held between a row electrode 151 and a column electrode 152 disposed intersecting perpendicularly to each other. A plurality of row transparent electrodes parallel to the row electrode 151 are formed on one glass

substrate, a plurality of column transparent electrodes parallel to the column electrode 152 are formed on an opposite glass substrate, and the liquid crystal enclosed between both substrates is voltage controlled at every pixel by the intersecting electrodes to display an image. The reference numerals $R(I)$, $R(I+1)$ are signals of column electrodes of the row I and the row $(I+1)$, and $S(J)$ and $S(J+1)$ are signals of column electrodes of the column J and column $(J+1)$.

[0003]

Fig. 10 is a diagram showing a screen of a liquid crystal display body for explaining "display unevenness". The reference numeral 161 is a column side driving circuit for supplying a signal to the column electrodes of the liquid crystal display body, and 162 is a row side driving circuit for sending a signal to the row electrodes. The right half surface of the screen is a display of a black solid 163 for the most part, and a white part 164 is on the lower side thereof. The left half surface is a display where horizontal stripes of a black part 165 and a white part 166 are repeated, and a white part 167 is on the lower side thereof. In this display pattern, the black 165 of the left half surface is deeper than the black 163 of the right half surface, and the white 164 of the right half surface is deeper

than the white 166 and the white 167 of the left half surface to cause "display unevenness" in which the black and the white are respectively not uniform in density.

[0004]

Fig. 11 is a driving signal diagram of the liquid crystal for explaining the "display unevenness", (a) is a potential diagram of a signal of the row electrode and lighting and non-lighting of the column electrode, (b) is a driving signal diagram applied to the liquid crystal of the left half surface 167 part of the screen shown in Fig. 10, and (c) is a driving signal diagram applied to the liquid crystal of the right half surface 164 part of the screen shown in Fig. 10.

[0005]

In Fig. 11(a), the signal of the row electrode has a period at a non-selection potential V_5 designated by the reference numeral 171, and a selection period of pixels of one row at the selection potential V_1 designated by the reference numeral 172, and in the next frame where the polarity is inverted due to the alternating current drive of the liquid crystal, the non-selection period is at the non-selection potential V_2 designated by the reference numeral 173, and the selection period is at the selection potential V_6 designated by the reference numeral 174. The reference numerals 175, 177 are respectively the non-

lighting potential V_4 and the lighting potential V_6 of the column electrode, and in the frame where the polarity is inverted, the reference numerals 176, 178 are the non-lighting potential V_3 and the lighting potential V_1 . $V_K - V_{K+1} = V$ ($K=1, 2, 4, 5$), so the voltage is the same.

[0006]

Figs. 11 (b) and (c) show the voltage applied to the liquid crystal between the row electrode and the column electrode. The reference numerals 179, 182 are the selection periods of liquid crystal in the 167 and 164 parts, and they are at (the selection potential (V_1) - the image signal potential (V_6)). The reference numerals 180, 183 are the non-selection periods, and they are at (the non-selection potential (V_5, V_2) - the image signal potential (V_4 or V_6, V_3 or V_1)). In the next selection periods 181, 184, the polarity of the voltage ($V_6 - V_3$ or $V_6 - V_1$) applied to the liquid crystal is inverted. The signals of one frame period from the 179 and 182 immediately before the 181 and 184 cause inversion of polarity in the next frame from the 181 and 184 on, thereby performing alternating current drive.

[0007]

The slant line parts in (b) and (c) are compared with each other. In a pattern having a large number of times of repeating lighting (white) and non-lighting

(black) in the column direction like the left half surface of Fig. 10, when the image signal is inverted between the lighting potential and the non-lighting potential, a curve is caused in the response waveform of the driving signal voltage applied to the liquid crystal by the output resistance of the signal, the resistance of the electrode and the capacity of the liquid crystal, and the area of the slant line part is smaller than the pattern having no change of the image signal like the right half surface. Accordingly, in both the black and white pixels of the left half surface, the driving effective voltage drops more than in those of the right half surface, resulting in "display unevenness".

[0008]

Although the image display device, which has been more and more developed into large-area and high precision in recent years, adopts a super twist type liquid crystal display system having a steep transmissivity-voltage curve, the row electrode is increased in number to shorten the selection period, the driving effective voltages for discriminating between lighting and non-lighting become close, resulting in the disadvantage that the above "display unevenness" is easily recognized in some pattern as in the contrast between a fine character display and a large pattern.

[0009]

[Problems that the Invention is to Solve]

This invention has been made to overcome the above disadvantage of the prior art, and it is an object of the invention to provide a new image display device, which may reduce "display unevenness" by using the improved driving method not known in the past.

[0010]

[Means for Solving the Problem]

The invention has been made to solve the above problem and provide an image display device, in which liquid crystal is held between a substrate where a plurality of row electrodes are formed and an opposite substrate where a plurality of column electrodes are formed, a potential signal for making a pixel to be selected or non-selected is sent to the row electrodes row by row, an image signal for lighting or non-lighting is sent to the column electrodes, and the polarity of a driving signal applied to the liquid crystal is inverted by a frame cycle to achieve alternating current drive, characterized in that when an image signal applied to the column electrodes is inverted on the basis of the non-selection potential of the column electrode, during the selection period of pixels of one row, the image signal voltage based upon the non-selection potential of the column electrode is

made larger than that in the non-inversion to drive the liquid crystal.

[0011]

[Operation]

In the invention, when the image signal applied to the column electrode is inverted on the basis of the non-selection potential of the row electrode, as compared with that in the non-inversion, during the period the image signals of one row are applied to the column electrodes, the image signal voltage based upon the non-selection potential of the column electrode is made larger. Thus, an effective voltage drop due to a curve of the driving response waveform shown in the slant line part of Fig. 11(b) compared with the slant line part of Fig. 11 (c) is compensated to reduce "display unevenness".

[0012]

[Embodiment]

Fig. 1 is a driving signal diagram of liquid crystal of an image display device according to the invention, which shows the voltage applied to liquid crystal between a row electrode and a column electrode. The reference numeral 1 designates a selection period in which voltage of (selection potential - image signal potential) is applied to the liquid crystal, and the reference numerals

2 to 6 designate a non-selection period, in which voltage of (non-selection potential - image signal potential) is applied to the liquid crystal. In the period 3 following the 2 and in the period 5 following 4, the image signal potential is inverted on the basis of the non-selection potential corresponding to the voltage 0 of the non-selection period, and in the periods 3 and 5, the voltage of V^+ is applied to the liquid crystal in one horizontal scan period the pixels of one row are selected. In the period 4 following the 3 and in the period 6 following 5, the image signals are in the same state to be at the lighting potential and at the non-lighting potential, respectively, and do not cross the non-selection potential to be non-inversion, so that the voltage of V is applied to the liquid crystal. The image signal voltage is based upon the non-selection potential, and V^+ is regulated to be larger than V , thereby correcting the drop of the driving effective voltage due to inversion of the image signal.

[0013]

Fig. 2 is a power supply circuit diagram for creating the liquid crystal driving potential of the image display device according to the invention. Resistors R_5 , R_5 and a transistor 11 of an emitter follower are connected in series between a power supply

V_{CC} and V_{ZZ} to divide the voltage, and the voltage between the power supply V_{CC} and the emitter potential V_{EE} of the transistor 11 is bisected to output the intermediate potential V_{MM} from a voltage follower 12. The voltage between the power supply V_{CC} and the V_{ZZ} is divided by a resistor R_6 and a variable resistor R_7 to be input to the base of the transistor 11, and the variable resistor R_7 is varied to regulate the potentials V_{EE} and V_{MM} to V_{CC} .

[0014]

The reference numeral 14 designates a regulator, which takes V_{CC} as a reference COM and has the input IN at potential V_{LL} , thereby making the potential of V_{SS} . The reference numeral 15 designates a regulator, which takes V_{SS} as a reference COM and the V_{CC} as input IN, thereby outputting the potential of V_{DD} . An inversion amplifier 16 taking R as input resistance and R as feedback resistance inverts the potential of V_{DD} on the basis of V_{MM} to output the potential of V_{BB} . The $V_{DD} - V_{SS}$ is the power supply voltage of a logic circuit part of a liquid crystal driving circuit, and $V_{DD} - V_{BB}$ is the power supply voltage of a liquid crystal driving output circuit part.

[0015]

The voltage between the power supply V_{CC} and V_{EE} is divided by resistors R_8 , R_9 to be input to the base of a transistor 13, and a collector outputs the potential of

V_{LL} by the emitter follower at the potential of V_{ZZ} . A resistor R_{10} is a load. The V_{LL} becomes the input potential of the regulator 14, besides it is used for the power supply potential on the negative electrode side of operational amplifiers 17 to 21 taking V_{CC} as the power supply potential on the positive electrode side. In this circuit, the resistor R_9 may be V_{ZZ} , not the potential V_{EE} . The capacitors C_3 , C_4 , C_5 , C_6 , C_7 and C_8 are provided for stabilizing each potential.

[0016]

Similarly the voltage between the potential V_{CC} and V_{EE} is divided by resistors R_{11} , R_{12} to be input to the base of a transistor 27, and the potential of V_{PP} is output by an emitter follower taking R_{10} as a load resistor. The voltage dividing ratio of the resistors R_{11} to R_{12} is determined so that the V_{PP} is higher than the V_{MM} , and it is used for the power supply potential of the positive electrode side of the operational amplifiers 12, 16, 22 to 26 taking V_{EE} as the power supply potential on the negative electrode side.

[0017]

As to the power supply potential of V_{CC} , V_{DD} , V_{SS} , V_{ZZ} , taking the V_{CC} as a reference 0v, for example, $V_{DD} = -5v$, $V_{SS} = -10v$ and $V_{ZZ} = -40v$. Since the V_{LL} and V_{PP} may be the potential of (V_{EE} (or V_{ZZ}) + a constant voltage), (V_{CC}

- a constant voltage), the resistors R_9 , R_{11} may be input to the bases of the transistors 13, 27 by serially connecting a Zener diode and resistors lower than the R_8 and R_{12} at need. The V_{LL} and V_{PP} may be (V_{CC} - a constant voltage) (V_{EE} + a constant voltage ($>V_{MM}$)) as well, and instead of the resistors R_8 and R_{12} , the Zener diode may be put in the connecting state between each of the potential V_{CC} and V_{EE} and the base of the transistor, and serially connected to the resistors R_9 , R_{11} . When the power supply potential is selected within the rated ranges of the regulator and the operational amplifier, instead of the potential of V_{LL} and V_{PP} , the regulator 14 can be V_{ZZ} , and the power supply potential of the operational amplifiers 12, 16, 17 to 26 can be V_{CC} and V_{EE} .
[0018]

The resistor R_4 , a diode D_1 , a variable resistor R_3 and resistors R_1 , R_1 , R_2 are connected in series between the potential V_{DD} and V_{MM} to divide the voltage, and the potential at each point is passed through voltage followers 17 to 20 to make the potential of V_1^+ , V_1 , V_2 , V_3 , respectively. The lighting potential V_1 , the non-selection potential V_2 of the row, and the non-lighting potential V_3 are $V_1 - V_2 = V_2 - V_3 = V$. The correction voltage of V^+ in an image signal change shown in Fig. 1 is made to the correction lighting potential $V_1^+ - V_2 = V^+$ by

varying a variable resistor R_3 . The correction non-lighting potential V_3^+ is made by inverting the correction lighting potential V_1^+ by an inversion amplifier 21 on the basis of the potential corresponding to the non-selection potential V_2 stabilized by the capacitor C_3 . Normally, the feedback resistor of the inversion amplifier is set equal to the input resistor R , so $V_1^+ - V_2 = V_2 - V_3^+$. The selection potential of the row is equal to the lighting potential V_6 in the inversion of polarity mentioned later.

[0019]

Each potential V_4^+ , V_4 , V_5 , V_6 , V_6^+ for inverting the polarity of a signal of the row electrode and the column electrode is made by inverting the potential of the above V_3^+ , V_3 , V_2 , V_1 , V_1^+ on the basis of V_{MM} by inversion amplifiers 22 to 26 taking R as both the input resistor and the feedback resistor. The reference numeral V_4^+ is the correction non-lighting potential, V_4 is the non-lighting potential, V_5 is the non-selection potential of the row, V_6 is the lighting potential, and the V_6^+ is the correction lighting potential. Accordingly, $V_4^+ - V_5 = V_5 - V_6^+ = V^+$, and the correction potential is regulated interlocking with one variable resistor R_3 . The selection potential of the row in the inversion of polarity is made equal to the above lighting potential V_1 . The capacitors C_1 and C_2 are provided for stabilizing the liquid crystal

driving potential.

[0020]

On the basis of the non-selection potential of the row, the response waveform varies with the changing direction of the image signal between the non-lighting potential and the lighting potential, and when fine adjustment is needed, the input or the feedback resistor of the inversion amplifier 21 outputting the correction non-lighting potential V_3^+ is fine controlled. In the drawing, a variable fine control resistor R_v is attached in series to the R as the feedback resistor.

[0021]

The partial potential which is the input of the operational amplifiers 17 to 20 or the potential connected to the input resistor of the operational amplifiers 21 to 26, and if the potential for driving the liquid crystal needs to be separated, the capacitors C_1 , C_2 of output of the operational amplifiers 17 to 26 are removed, further a voltage follower outputs, and the capacitors C_1 , C_2 are attached to the output terminal.

[0022]

The correction lighting potential V_1^+ can be made by inverting and amplifying the V_3 on the basis of the potential corresponding to the non-selection potential V_2 using an inversion amplifier capable of adjusting the

feedback resistance/input resistance ratio to 1 or more instead of the operational amplifier 17. At that time, the R_3 is short-circuit.

[0023]

A voltage dividing circuit is constructed between the potential V_{CC} and V_{MM} , and the resistance ratio of the resistor R_4 , R_1 , R_1 , R_2 may be selected so that the potential of V_1^+ , V_1 is lower than V_{DD} . A Zener diode whose Zener voltage is larger than $(V_{CC} - V_{DD})$ may be used instead of the R_4 , and the part of the diode D_1 may be short-circuit. The voltage dividing mechanism between the V_{CC} and the V_{MM} is constructed in inversion symmetry in the direction of V_{EE} , the voltage between the potential V_{CC} and V_{EE} is divided for outputting the potential of V_1 , V_2 , V_3 , V_4 , V_5 , V_6 , and the others than the correction potential may be output by a voltage follower.

[0024]

The operational amplifiers for outputting the liquid crystal driving potential may be configured by parallel connection of two or more operational amplifiers. Especially, the operational amplifiers for outputting the non-selection potential V_2 , V_5 of the row electrode and the power supply potential V_{BB} of the liquid crystal driving output circuit are preferably configured by parallel connection of the two or more operational

amplifiers to lower output resistance.

[0025]

The liquid crystal driving potential is selected to be $V_{DD} \geq V_1^+ \geq V_1 > V_2 > V_3 \geq V_3^+ > V_{MM} > V_4^+ \geq V_4 > V_5 > V_6 \geq V_6^+ \geq V_{BB}$, the power supply potential of the positive electrode side of the operational amplifier for outputting V_1 to V_3 is V_{CC} , the power supply potential on the negative electrode side of the operational amplifier for outputting V_4 to V_6 is V_{EE} , compared with the output potential, the power supply potential on both electrode sides of the operational amplifier is wider by the voltage of $(V_{CC} - V_{DD})$ or more, and the V_{LL} and V_{PP} are set so that the $(V_{CC} - V_{LL})$ and $(V_{PP} - V_{EE})$ are substantially equal voltage.

[0026]

Fig. 3 is a column side driving circuit diagram of the image display device according to the invention. The reference numeral 31 is a shift register for transferring a horizontal start signal H_{ST} by clock CP, and outputting sampling signals $C(1)$, $C(2)$,, and the output of the shift register is common to a-column circuit, which samples an image signal of each one of a-number of image signal bus DD. As the number of a, selected is 4 or 8.

[0027]

The reference numeral 32 is a latch, which takes the

output C(1) of the shift register as an enable input G_1 , inputs one of the image signal DD to I_1 and latches the same by the signal of the C(1). The reference numeral 33 is a flip-flop, which takes an enable signal LP for updating the signal of the column electrode as a clock CL_2 , and takes the output Q_1 of the latch 32 as input I_2 to update the signal when the LP changes from '1' ($=V_{DD}$) to '0' ($=V_{SS}$). The reference numeral 34 is a flip-flop similarly taking an enable signal LP as clock CL_3 , in which the output Q_2 of the flip-flop 33 is input to I_3 , and immediately before the signal of the flip-flop 33 is updated, the signal of one horizontal scan period is Q_3 , which is output in synchronization with '0' of the enable signal LP.

[0028]

The signal M for identifying the selection period of pixels of one row by '0' at the point of time the signals of the row electrode and the column electrode cause inversion of polarity is '1', an inversion signal Q_3^* of the output Q_3 of the flip-flop 34 is selected by a switch 35, and in the case of '0', Q_3 is selected by switch 36 according to '1' output of an inverter 57, and inclusive-ORed 37 with the output Q_2 of the flip-flop 33. The inclusive OR 37 is '1' when the signal Q_2 is in the same state as one row before, and '0' if different. When

M='0' causes inversion of polarity, if in the same state, the inclusive OR is '0', and '1' if different. When the image signal of the column electrode is inverted on the basis of the non-selection potential of the row electrode, it corresponds to '0', and non-inversion corresponds to '1'.

[0029]

F is a signal for designating selection of a correction function when the image signal changes, and T is a signal for determining the period in which actually the potential of lighting and non-lighting is taken as correction potential in one horizontal scan period in the case of correction, that is, in the selection period of pixels of one row. The signal F designates the correction by '1', and the signal T causes selection of the correction potential by '0', and selection of the non-correction potential by '1' in correction. The signal T is inverted by an inverter 58, and NAnDED 59 with F, the output is ORed 38 with the output of the inclusive OR 37, and the output of the OR 38 is NAnDED 39 with the signal F.

[0030]

When the output Q_2 of the flip-flop 33 is I_Q , the output of the OR is I_X , the output of the NAND 39 is I_Y , the signal of the potential level $V_{DD} - V_{SS}$ is converted to

the signal of the potential level of $V_{DD} - V_{BB}$ by the level conversion circuit 40, and output as Q, X and Y. Q^* is an inversion signal of Q.

[0031]

The polarity inversion signal PO is converted from the potential level of $V_{DD} - V_{SS}$ to the signal of the potential level of $V_{DD} - V_{BB}$ by the circuits 60 to 62, and buffered by 63, 64 to form an inversion signal P^* of P, P . Three inputs, the lighting and non-lighting image signals Q, Q^* , the selection signals X, Y of non-correction and correction, and polarity signals P, P^* are ANDed 41 to 44, and NANDed 45 to 48, to control N-channel transistors 49 to 52 and P-channel transistors 53 to 56, and the potential is selected from the potential bus V for driving the liquid crystal to output the image signal S(1) of the first column.

[0032]

When the signal F is '1' designating the correction function, Y is an inversion signal of X. When the Signal T is '0', in the case of non-correction, X is "1" and Y is "0", and in the case of correction, X is "0" and Y is "1". Concerning the (Q,X,P), in the case of (1, 1, 1), the transistor 55 is turned on by the NAND 47 to make the signal S(1) at the lighting potential V_1 . In the case of (0,1,1), the transistor 54 is turned on by the NAND 46 to

make the signal at the non-lighting potential V_3 , in the case of (1,0,1), the transistor 56 is turned on by the NAND 48 to make the signal at the correction lighting potential V_1^+ , and in the case of (0,0,1), the transistor 53 is turned on by the NAND 45 to make the signal at the correction non-lighting potential V_3^+ . When the polarity is inverted, in the case of (1,1,0), the transistor 50 is turned on by the AND 42 to make the signal S(1) at the lighting potential V_6 , in the case of (0,1,0), the transistor 51 is turned on by the AND 43 to make the signal at the non-lighting potential V_4 , in the case of (1,0,0), the transistor 49 is turned on by the AND 41 to make the signal at the correction lighting potential V_6^+ , and in the case of (0,0,0), the transistor 52 is turned on by the AND 44 to make the signal at the correction non-lighting potential V_4^+ .

[0033]

When the signal F is '1' and the signal T is '1', $X = "1"$ and $Y = "0"$ so that the potential in non-correction is obtained. At this time, the column electrode signal, which has been at the correction potential V_{K+} ($K=1, 3, 4, 6$), becomes non-correction potential V_K . When the liquid crystal driving potential V_{K+} and V_K are previously made equal and the signal F is '0' not to designate the correction function, X and Y are both "1", the

transistors 49 and 50, 51 and 52, 53 and 54, and 55 and 56 are parallel connected, and in the state of (Q,P), one potential is selected from V_1 , V_3 , V_4 and V_6 .

[0034]

A circuit 66 similar to the first column circuit 65 including the components designated by the reference numerals 32 to 56 is the a-th column circuit, and the reference numeral 67 is the output C(2) of a shift register, which outputs a signal of S(a+1) to the (a+1)-th column from an image signal to be sampled. Some of the components 31 to 39 and 40, and the components 57 to 60 are actuated by the power supply system of $V_{DD}-V_{SS}$, and the most part of the component 40, the components 41 to 56 and 61 to 64 are actuated by the power supply system of $V_{DD}-V_{BB}$.

[0035]

Fig. 4 is a circuit diagram of the flip-flops 33, 34 for storing an image signal, which are used in the driving circuit shown in Fig. 3. When the clock CL is '1', a clock control type inverter 71 is turned on to write the input I, and the same image signal as that before writing is retained and output by a clock control type inverter 76 and an inverter 75 turned on simultaneously. At this time, clock control type inverters 73, 74 are turned off. When the clock CL

becomes '0', the inversion signal CL^* of the CL is '1' so that the clock control type inverters 71, 76 are turned off and the inverters 73, 74 are turned on to retain the image signal written by the inverters 73, 72, and also update the image signal Q output through the inverters 74, 75.

[0036]

Fig. 5 is a row side driving circuit diagram of an image display device according to the invention. The reference numeral 81 is a shift register, which transfers a vertical start signal VST taking an enable signal LP as a clock, and outputs signals $D(1)$, $D(2)$, ... $D(b)$, ... entering the selection state row by row. The reference numeral 82 is a level conversion circuit, which takes the output $D(1)$ of the shift register as input I, and converts the potential level of the signal Q from $V_{DD}-V_{SS}$ to $V_{DD} - V_{BB}$. Q^* is an inversion signal of Q.

[0037]

A polarity inversion signal PO is converted from the potential level $V_{DD}-V_{SS}$ to the potential level of $V_{DD}-V_{BB}$ by the circuits 91 to 93, and buffered by 94, 95 to form an inversion signal P^* of P, P. Two inputs of the selection and non-selection signals Q, Q^* and the polarity signals P, P^* are ANDed 83, 84 and NANDed 85, 86 to control N-channel transistors 87, 88 and P-channel transistors 89,

90, and the potential is selected from the potential bus V for driving the liquid crystal to output a row electrode signal R(1) of the first row.

[0038]

Concerning (Q,P), in the case of (1,1), the transistor 87 is turned on by the AND 83 to make the R(1) at the selection potential V_6 , in the case of (0,1), the transistor 89 is turned on by the NAND 85 to make the R(1) at the non-selection potential V_2 . When the polarity is inverted, in the case of (1,0), the transistor 90 is turned on to make the R(1) at the selection potential V_1 , and in the case of (0,0), the transistor 88 is turned on by the AND 84 to make the R(1) at the non-selection potential V_5 . The circuits 97, 98 similar to the first row circuit 96 including the components 82 to 90 create row electrode signals R(2), R(b) from the output of the second row and the b-th row shift registers. Part of the components 81, 82 and 91 are actuated by a power supply system of $V_{DD}-V_{SS}$, and part of 82 and the components 83 to 90 and 92 to 95 are actuated by a power supply system of $V_{DD}-V_{BB}$.

[0039]

Fig. 6 is a signal waveform chart for explaining the operation of the image display device according to the invention shown in Figs. 2, 3, 5, which shows the case

where the signal F is '1' to select the correction function, and the signal T designating the correction period is always '0'. In synchronization with the timing that the enable signal LP becomes '0' ($=V_{SS}$), the polarity inversion signal PO, the signal M designating the selection period of one row in the inversion of polarity, the column electrode signal S(J) of the column J, the row electrode signals R(I), R(I+1), R(I+2) of the row I, row (I+1), and row (I+2) change. The signal R(I) takes the selection potential V1 when the S(J) is at 104, and takes the non-selection potential V2 at the subsequent 105 when inversion of polarity occurs, and the signal R(I+1) of the next row becomes the selection potential V6. At that time, the signal R(I+2), which has been at the non-selection potential V, becomes the selection potential V6 in synchronization with the timing that the R(I+1) becomes the non-selection potential V2, and the signal of the row electrode is a potential signal for making the pixel selected and non-selected row by row.

[0040]

The parts designated by the reference numeral 101 in the image signal S(J) of the column electrode are the non-selection potentials of the row electrode, which are at the potential V_5 and V_2 in synchronization with the polarity inversion signal PO. When M is '1' and an image

signal is inverted on the basis of the non-selection potential 101 from 102 to 103, and from 106 to 107, the image signal changes from V_6 to V_4^+ and from V_3^+ to V_1^+ , respectively, to be correct. The change from 103 to 104 is non-reversion, so it changes from V_4^+ to non-correction potential V_4 . At the time of changing from 107 to 108 and from 109 to 110 when M changes from '1' to '0', although the image signal changes between the lighting potentials or between the non-lighting potentials, the image signal is inverted on the basis of the non-selection potential 101 and changed from V_1^+ to V_6^+ and from V_4 to V_3^+ , respectively, to be corrected. At the time of changing from 104 to 105 and from 111 to 112, although the image signal changes between the lighting and non-lighting potentials, the image signal is non-inversion on the basis of the non-selection potential 101, and changed from V_4 to V_1 and from V_3^+ to V_6 , respectively, to be at the non-correction potential.

[0041]

As shown in Fig. 1, when the voltage between the non-correction image signal potential and the non-selection potential is V , and the voltage between the correction image signal potential and the non-selection potential is V^+ , the image signal voltage is $V+$ in one horizontal scan period when the image signal is inverted

on the basis of the non-selection potential, and it is V in the non-reversion. When the signal T is always '0', before and after the inversion of the image signal, the image signal voltage changes from V or V^+ to V^+ , and in the case of non-inversion transition, the image signal voltage changes from V or V^+ to V . The $(V^+ - V)$ is considerably smaller than V , so in the case of driving the image display device having 400 row electrodes at a duty of $1/400$ and with a frame frequency of 60 Hz, it is regulated to the voltage about within 200 mV.

[0042]

Fig. 7 is a signal waveform chart of a driving method, in which the image signal is at the correction potential from the change time thereof, and it is at the non-correction potential in the latter half of the selection period of the pixels of one row in the image display device of the invention. The signal F is '1' to select the correction function, and the signal T designating the correction period takes '0' in synchronization with the '0' of the enable signal LP , and in the latter half of one horizontal scan period, it becomes '1'. The polarity inversion signal PO , and the image signal $S(J)$ of the column electrode of the column J show the same state change as that in Fig. 6. The reference numeral 121 shows a change in non-selection

potential of the row electrode.

[0043]

In the 122·123 to 124·125 corresponding to 106 to 107 in Fig. 6, it changes $V_3^+ \cdot V_3$ to $V_1^+ \cdot V_1$, in the former half 122, 124 of one horizontal scan period, it is at the correction potential, and in the latter half short periods 123, 125, it is at the non-correction potential. In the 124·125 to 126·127 corresponding to 107 to 108, it changes $V_1^+ \cdot V_1$ to $V_6^+ \cdot V_6$, and at the time when the image signal is inverted on the basis of the non-selection potential, the image signal voltage changes from V to V^+ . Since the correction voltage V^+ always changes to the non-correction voltage V in the latter half of one horizontal scan period, in the transition of non-inversion, it is still V , and in the 128·129 to 130 corresponding to 111 to 112, it changes $V_3^+ \cdot V_3$ to V_6 .

[0044]

Fig. 8 is a signal waveform chart of a driving method, in which the image signal is at the non-correction potential at the change time thereof, and after the change, it is at the correction potential, and before the selection period of the next row, it is at the non-correction potential in the image display device of the invention. The signal F is '1', and the signal T is '0' in the middle of one horizontal scan period, and '1'

in the leading part and the trailing part. The polarity inversion signal PO and the image signal S(J) of the column electrode of the column J show the same state change as in Fig. 6 and Fig. 7. The reference numeral 131 shows a change in non-selection potential of the row electrode. The 137-138-139 corresponding to 107 changes to $V_1 \cdot V_1^+ \cdot V_1$ corresponding to '1', '0', '1'.

[0045]

Corresponding to 102 to 103, in the 132 to 133-134, it changes V_6 to $V_4 \cdot V_4^+$. In the 135-136 to 137-138 corresponding to 106 to 107, it changes $V_3^+ \cdot V_3$ to V_1, V_1^+ . In the 138-139 to 140-141 corresponding to 107 to 108, it changes $V_1^+ \cdot V_1$ to $V_6 \cdot V_6^+$. In the 142 to 143-144 corresponding to 109 to 110, it changes V_4 to $V_3 \cdot V_3^+$. At the point at which the image signal is inverted on the basis of the non-selection potential, the image signal voltage changes at the non-correction voltage V, and after that, it becomes the correction voltage V^+ within the selection period of pixels of one row. The transition of image signal voltage in the non-inversion is still the non-correction voltage V similarly to that of Fig. 7, and in the 145-146 to 147 corresponding to 111 to 112, it changes $V_3^+ \cdot V_3$ to V_6 .

[0046]

[Advantage of the Invention]

According to the invention, in the passive matrix type image display device in which the liquid crystal is held between the row electrodes and the column electrode intersecting perpendicularly to each other, when the image signal applied to the column electrode is inverted on the basis of the non-selection potential of the row electrode, as compared with that in the non-inversion, during the period the image signals of one row are applied to the column electrodes, the image signal voltage based upon the non-selection potential of the column electrode is made larger to invert the polarity of the driving signal applied to the liquid crystal in the frame cycle, thereby achieving the alternating current drive.

[0047]

When the image signal is inverted on the basis of the non-selection potential, a curve is caused in the response waveform of the driving signal voltage applied to the liquid crystal by the output resistance of the signal, the resistance of the electrode and the capacity of the liquid crystal. According to the invention, the "display unevenness" caused when in the pixel having a high inversion frequency, the driving effective voltage drops more than in the pixel having a low inversion frequency may be reduced by applying the corrected large

image signal voltage to the liquid crystal in inverting the image signal. The respective driving effective voltages of the lighting pixel and the non-lighting pixel are made uniform to display an image of high quality.

[Brief Description of the Drawings]

[Fig. 1] Fig. 1 is a driving signal diagram of liquid crystal of an image display device according to the invention.

[Fig. 2] Fig. 2 is a power supply circuit diagram for making the liquid crystal driving potential of the image display device according to the invention.

[Fig. 3] Fig. 3 is a column side driving circuit diagram of the image display device according to the invention.

[Fig. 4] Fig. 4 is a circuit diagram of a flip-flop for storing an image signal used in the driving circuit shown in Fig. 3.

[Fig. 5] Fig. 5 is a row side driving circuit diagram of the image display device according to the invention.

[Fig. 6] Fig. 6 is a signal waveform chart for explaining the operation of the image display device according to the invention.

[Fig. 7] Fig. 7 is a signal waveform chart of a driving method, in which the image signal is at the correction potential from the change time thereof, and it is at the

non-correction potential in the latter half of the selection period of the pixel of one row in the image display device of the invention.

[Fig. 8] Fig. 8 is a signal waveform chart of a driving method, in which the image signal is at the non-correction potential at the change time thereof, and after the change, it is at the correction potential, and before the selection period of the next row, it is at the non-correction potential in the image display device of the invention.

[Fig. 9] Fig. 9 is a block diagram of a pixel of a passive matrix type image display device.

[Fig. 10] Fig. 10 is a diagram showing a screen of a liquid crystal display body for explaining "display unevenness".

[Fig. 11] Fig. 11(a) is a potential diagram of a signal of the row electrode and lighting and non-lighting of the column electrode; (b) is a driving signal diagram applied to the liquid crystal of the left half surface 167 part of the screen shown in Fig. 10, and (c) is a driving signal diagram applied to the liquid crystal of the right half surface 164 part of the screen shown in Fig. 10.

[Description of the Reference Numerals and Signs]

V: non-correction image signal voltage based upon non-selection potential

V^+ : correction. image signal voltage based upon non-selection potential

V_1^+ : correction lighting potential

V_1 : selection potential to lighting potential and V_5

V_2 : non-selection potential

V_3 : non-lighting potential

V_3^+ : correction non-lighting potential

V_4^+ : correction non-lighting potential in polarity inversion of V_3^+

V_4 : non-lighting potential in polarity inversion of V_3

V_5 : non-selection potential in polarity inversion of V_2

V_6 : lighting potential in polarity inversion of V_1 and selection potential to V_2

V_6^+ : correction lighting potential in polarity inversion of V_1^+